

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-216378

(43)公開日 平成6年(1994)8月5日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 29/784				
21/28	3 0 1 T	7376-4M		
21/336		9054-4M	H 0 1 L 29/ 78	3 0 1 G
		9054-4M		3 0 1 Y
			審査請求 有	請求項の数19 OL (全 7 頁)

(21)出願番号 特願平5-310185

(22)出願日 平成5年(1993)12月10日

(31)優先権主張番号 9 8 9 6 0 4

(32)優先日 1992年12月11日

(33)優先権主張国 米国(US)

(71)出願人 390009531

インターナショナル・ビジネス・マシーンズ・コーポレーション

INTERNATIONAL BUSINESS MACHINES CORPORATION

アメリカ合衆国10504、ニューヨーク州  
アーモンク (番地なし)

(72)発明者 ジョン・ハワード・ギブンス

アメリカ合衆国05452 ヴァーモント州エ  
セックス アルダーブルック・ロード 13

(74)代理人 弁理士 合田 潔 (外3名)

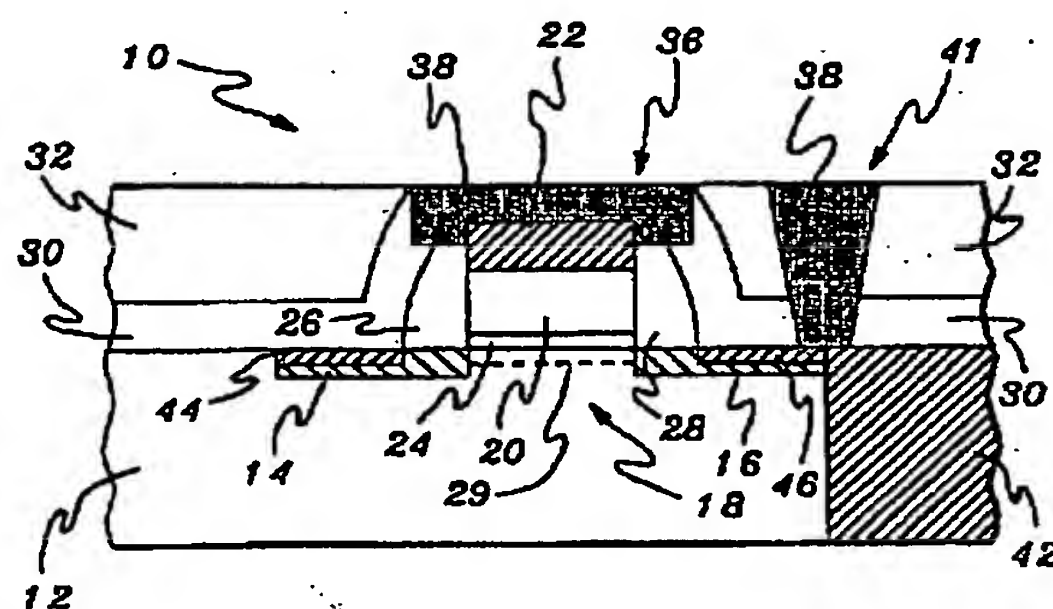
最終頁に続く

(54)【発明の名称】 集積回路装置の製造方法

(57)【要約】

【目的】 集積回路装置のゲートのシート抵抗を改善する製造方法。

【構成】 パッシベーション層30はシリサイド化を利用して、通常の製造方法で集積回路装置のうえに堆積され、その後絶縁層32が堆積される。その絶縁層は平坦化され、ゲート18の上のパッシベーション層を露出するように更に研磨される。ゲートの上のパッシベーション層の部分は絶縁層あるいはゲートに殆ど影響を与えないように除去される。片方あるいは両方の接合部14、16の上のトレンチ41はパッシベーション層をエッチング・ストップとして利用して絶縁層を除去することにより形成され、そして接合部あるいは分離領域42にも殆ど影響を与えないで、接合部の上のパッシベーション層の部分が除去される。ゲートは更にシリサイド化されてよく、そしてゲートの上の開口部と接合部の上のトレンチは接触を形成するように、低シート抵抗の導電性材料38でそれぞれ平坦に充填されてよい。接合部の上の接触は無境界でよい。



## 【特許請求の範囲】

【請求項 1】シリコン基板の上に集積回路装置のゲートを製造する間に、シート抵抗を改良するための方法であり、前記集積回路装置は、少なくとも二つの接合部と、前記ゲートおよび前記接合部のそれぞれの間のスペーサと、前記ゲートおよび前記基板の間の薄い絶縁層とを有している集積回路の構造から成り、前記接合部は前もってシリサイド化されており、前記方法は、前記集積回路の構造の上にパッシベーション層を堆積し、前記パッシベーション層の上に絶縁層を堆積し、前記絶縁層を平坦化し、前記ゲートの上の前記パッシベーション層を露出するように、前記の平坦化された絶縁層を平坦に除去し、前記ゲートの上部が露出するように、前記絶縁層および前記ゲートに対して選別的に、前記ゲートの上の前記パッシベーション層を除去し、前記パッシベーション層に対し選択的に、少なくとも片方の接合部の上で、前記絶縁層の中にトレンチを形成し、前記パッシベーション層を通し、少なくとも片方の前記接合部に対し選択的に前記トレンチを延在し、前記ゲートの上の前記露出部分を、第一の低シート抵抗の導電性材料で平坦に充填することにより、第一の接触を形成し、そして、少なくとも片方の前記接合部の上の、前記延在された前記トレンチを、第二の低シート抵抗の導電性材料で平坦に充填することにより、第二の接触を形成することを特徴とする集積回路装置の製造方法。

【請求項 2】シリコン基板の上に集積回路装置のゲートを製造する間に、シート抵抗を改良するための方法であり、前記集積回路装置は、少なくとも二つの接合部と、前記ゲートおよび前記接合部のそれぞれの間のスペーサと、前記基板の中で少なくとも一つの前記接合部に隣接した分離領域と、前記ゲートおよび前記基板の間の薄い絶縁層とを有している集積回路の構造から成り、前記接合部は前もってシリサイド化されており、前記方法は、前記集積回路の構造の上にパッシベーション層を堆積し、前記パッシベーション層の上に絶縁層を堆積し、前記絶縁層を平坦化し、前記ゲートの上の前記パッシベーション層を露出するように前記の平坦化された絶縁層を平坦に除去し、前記ゲートの上部が露出するように、前記絶縁層および前記ゲートに対して選別的に、前記ゲートの上の前記パッシベーション層を除去し、前記パッシベーション層に対し選択的に、少なくとも片方の前記接合部の上で、前記絶縁層の中にトレンチを形成し、前記トレンチは少なくとも片方の接合部の上で部分的に、かつ前記分離領域の上で部分的にかかってお

り、少なくとも片方の前記接合部および前記分離領域に対し選択的に、前記パッシベーション層を通し前記トレンチを延在し、前記ゲートの上の前記露出部分を、第一の低シート抵抗の導電性材料で平坦に充填することにより、接触を形成し、そして、前記延在されたトレンチを、第二の低シート抵抗の導電性材料で平坦に充填することにより、無境界接触を形成することを特徴とする集積回路装置の製造方法。

【請求項 3】前記第一および第二の低シート抵抗の導電性材料が同一であることを特徴とする請求項 1 または 2 記載の製造方法。

【請求項 4】前記製造方法がさらに、前記ゲートの上部を露出した後に、前記ゲートをシリサイド化することにより成ることを特徴とする請求項 1 または 2 記載の製造方法。

【請求項 5】前記ゲートが P<sup>+</sup>ドーピングのポリ Si から成ることを特徴とする請求項 1 または 2 記載の製造方法。

【請求項 6】前記ゲートが N<sup>+</sup>ドーピングのポリ Si から成ることを特徴とする請求項 1 または 2 記載の製造方法。

【請求項 7】前記ゲートがポリ Si から成ることを特徴とする請求項 1 または 2 記載の製造方法。

【請求項 8】前記シリサイド化の段階が、シリサイド材料としてチタンを使用していることを含むことを特徴とする請求項 4 記載の製造方法。

【請求項 9】前記低シート抵抗の導電性材料がタングステンより成ることを特徴とする請求項 3 記載の製造方法。

【請求項 10】前記絶縁層の前記平坦化が化学機械研磨により実行されることを特徴とする請求項 1 または 2 記載の製造方法。

【請求項 11】前記絶縁層の前記平坦化の段階が反応性イオン・エッチングにより実行されることを特徴とする請求項 1 または 2 記載の製造方法。

【請求項 12】前記ゲートが部分的にシリサイド化されていることを特徴とする請求項 1 または 2 記載の製造方法。

【請求項 13】前記パッシベーション層が窒化シリコンより成ることを特徴とする請求項 1 または 2 記載の製造方法。

【請求項 14】前記ゲートの上の前記パッシベーション層の除去が異方性エッチングにより実行されることを特徴とする請求項 1 または 2 記載の製造方法。

【請求項 15】前記異方性エッチングが反応性イオン・エッチングよりなることを特徴とする請求項 14 記載の製造方法。

【請求項 16】前記ゲートのシリサイド化が、

前記絶縁層および前記ゲートの上の露出部分の上に、前記ゲートに反応するように反応性材料層を堆積し、そしてシリサイドを形成し、そして前記反応材料のいかなる未反応部分をも除去することにより実行されることを特徴とする請求項4記載の製造方法。

【請求項17】前記ゲートの上の露出部分および前記延在されたトレンチは、前記絶縁層、前記延在されたトレンチそして前記ゲートの上の前記露出部分の上に、前記ゲートの上の前記露出部分および前記延在されたトレンチを十分に充填するように低抵抗の導電性材料の層を堆積し、そして、前記絶縁層まで前記低シート抵抗の導電性材料を平坦化することにより、

平坦に充填されることを特徴とする請求項1または2記載の製造方法。

【請求項18】前記ゲートの上の前記露出部分および前記延在されたトレンチは、前記ゲートの上の前記露出部分および前記延在されたトレンチの中に低シート抵抗の導電性材料を選択的に堆積することにより、平坦に充填され、従って平坦化は不要となることを特徴とする請求項3記載の製造方法。

【請求項19】前記ゲートの上の前記パッシベーション層の前記除去の段階は、さらに前記スペーサに対し選択的であるということを特徴とする請求項1または2記載の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は一般に集積回路装置の製造に関連する。さらに具体的には、本発明は製造における集積回路装置ゲートのシート抵抗改良のための方法に関連する。

【0002】

【従来の技術】VLSIおよびULSI技術において、集積回路装置の性能における改良の要求が存続しているので、現存の製造方法へ容易に組み込め、それらの要求に合致する製造方法が開発されなければならない。特に速度上昇のためには、ゲートの幅を細くし、ゲート絶縁体を薄くし、そしてソースおよびドレインの領域を浅くすると同時に、時定数を最小化する低シート抵抗のゲートを要求している。現在それらの要求に合致するように意図している二つの主要な先行技術のアプローチがあり、両者共多くの制限を受けている。

【0003】第一のアプローチは米国特許番号5034348号により示されている。その特許において、ソース／ドレイン領域に対するゲートに異なった高融点金属シリサイドを与え、かつソース／ドレイン領域に比較して、ゲートにより厚いシリサイドを与える製造方法が開示されている。またこの特許はゲートにチタン・シリサイド(TiSi<sub>2</sub>)を使用している。TiSi<sub>2</sub>が高温でアグロミレーション(agglomeration)する傾向がある

ので、この特許の方法はVLSIおよびULSI製造方法に伴う高温では最適でないかもしれない。アグロミレーションは、TiSi<sub>2</sub>領域におけるピークやピット等の不均一性、あるいはTiSi<sub>2</sub>が減少してしまった箇所形成を意味する。さらに前記の方法は次工程の製造段階に効果的に組み込めないかもしれない。特別の無反射フィルム(窒化チタン)が、適切なフォトリソグラフィを保証するために必要であり、そしてチタンの存在がエッチングを困難にする要因となりうるので、ポリSiのゲートの寸法を制御するために、特別なエッチング方法が必要である。

【0004】シリサイド化のアプローチのその他の例は、米国特許4755478号である。その特許において、集積回路装置のゲートの上の部分は、シリサイド化のために、ソースおよびドレインから分離されている。研磨ストップとして、ゲートの上に窒化シリコンのキャップを使用することもまた開示されている。その窒化キャップはそれが最初に画定され、そして次にゲートの積層のポリSi領域を画定するように使用されるので、ゲートの許容誤差に余分な負担を与えている。ポリSiのゲートを注入するのに、二つの追加のフォトマスク工程もまた必要である。その追加のフォトマスク工程はコストおよび製造時間を上昇させる。さらに、次段階の製造方法との互換性という点で優位ではない。

【0005】第二のアプローチは、化学蒸着(CVD)を利用して金属シリサイドの堆積を必要とする。この第二のアプローチは、ゲートへの不純物の混入を受ける。例えば、もし六フッ化タングステン(WF<sub>6</sub>)が使用されると、CVD方法は結果としてゲートへのフッ素の混入を生じる。フッ素の混入の量は、如何に良好にゲートをソースおよびドレインに結合するかを決定するゲートの酸化の厚さに直接的に影響する。さらに、もしタングステンのシリサイドが使用されるならば、シリサイドとしてのその抵抗はTiSi<sub>2</sub>の抵抗よりかなり大きい。その結果として、所定のシート抵抗を達成するために、次の製造段階において許容できないかもしれない、かなり厚いゲート積層になる。最後に、CVDは典型的には化学量論的(2対1のシリコン対金属比率)ではないので、この第二のアプローチは余分なシリコンを除去するためには熱処理が必要となり、その温度はある応用例では高過ぎるかもしれない。

【0006】

【発明が解決しようとする課題】従って、ソースおよびドレインにおいて形成されるシリサイドの量を増加させないで、集積回路装置のゲートのシート抵抗を改良する製造方法の必要性が存在する。上記を達成するための方法はまた、現存の製造方法に組み込める必要性がある。

【0007】

【課題を解決するための手段】本発明は、パッシベーション層を研磨ストップおよびエッチング・ストップの両



方として使用する手法を導入し、シリサイド化のアプローチを利用して、浅いソースおよびドレーン領域と共に、集積回路装置のゲートの改良されたシート抵抗を達成するための製造方法を与えるものである。ゲート積層および重なった各接合部に隣接したスペーサ、そしてゲート積層と基板の間の薄い絶縁層と共に、ゲート積層および少なくとも部分的にシリサイドされているソース及びドレーン領域（一般に接合部と呼ばれている）が基板の上に形成された後に、パッシベーション層が堆積される。パッシベーション層の上部には絶縁層が堆積され、そして平坦化される。

【0008】平坦化における研磨は、ゲートの上のパッシベーション層が露出するまで続けられる。絶縁層およびゲート積層に対して選択的に、ゲートの上のパッシベーション層を除去することにより、ゲートの上部は露出する。選択的という用語は、絶縁層およびゲート積層が少ししかあるいはまったく除去されないように、ゲートの上のパッシベーション層が除去されることを意味する。トレンチあるいはホール（以下トレンチと呼ぶ）は、パッシベーション層をエッチング・ストップとして使用して、絶縁層をエッチングすることにより片方あるいは両方の接合部の上に形成される。そのトレンチはパッシベーション層を通り、接合部に対し選択的に延在する。それからゲートの上の部分並びに延在するトレンチは、ゲートおよび接合部に低抵抗接触するように、低シート抵抗の材料でそれぞれ充填されてもよい。第二の実施例においては、その接合部への接触は境界がない。これは基板において接合部に隣接する分離領域および接合部に部分的に接触しているのである。

【0009】本発明のこれ等の内容およびその他の目的、特徴および利点は、その発明の好ましい実施例の、添付した図面に関連した以下の詳細な説明により、明らかになるであろう。

#### 【0010】

【実施例】図1は従来通りに製造された集積回路装置10を表す。シリコン基板12はその内部に注入された接合部14および16を有している。それぞれの接合部は、ソースあるいはドレーンであってよい。接合部14および16は活性化されている。即ち、それ等はnタイプあるいはpタイプのドーパントがドーピングされ、そして熱処理されている。その接合部はそれからシリサイド化される。これは接合部14および16が露出している基板12の領域、即ち領域44および46がシリサイドと知られているように、シリコンと金属間化合物を形成しているチタンあるいはコバルトのような高融点金属に反応するということである。本実施例がシリサイド材料としてTiを利用してする場合を除き、その接合部はシリサイド化される前に活性化されている必要はないということが理解されるであろう。活性化は、TiSi<sub>2</sub>が耐えることができない高熱サイクルを必要とする。従

って活性化は、Tiが使用される場合、シリサイド化に先行されなければならない。

【0011】ゲート積層18は、基板12の上の接合部14および16の間に形成される。例えば、ゲート積層18はドーピングされたポリSi（ポリシリコン）で造られている。ゲート積層18はn<sup>+</sup>ドーピングあるいはp<sup>+</sup>ドーピングでよい。ゲート積層18は注入された異なったn<sup>+</sup>およびp<sup>+</sup>領域により、二重ドーピングされてよいことが理解されるであろう。ゲート積層18に含まれるものは、少なくとも部分的にシリサイドされた部分22およびシリサイドされていない部分20でよい。1000オングストロームの位あるいはそれ以下の薄い絶縁層24は、基板12からゲート積層18を分離し、そして例えばシリコン二酸化物よりなる。前の製造段階（図示せず）において、接合部14および16に関する拡散領域29の幅は、スペーサ26および28の幅により制御された。シリサイド化、即ちシリサイド化される領域44および46の形成の前に、接合部および拡散領域29を含む基板12の部分は、一つの大きな拡散領域であった。ゲート積層18の形成およびスペーサが設置された後、スペーサ及びゲート積層がシリサイド材料から拡散領域を隔離している間に、イオン注入および活性化熱処理が接合部14および16を形成した。スペーサは、例えば窒化シリコンよりなるであろう。この技術分野で周知のように、拡散領域29の目的は集積回路装置10の閾値電圧を制御することである。

【0012】本発明は製造方法におけるこの時点から開始される。最初に、パッシベーション層30が集積回路の構造の上に付加され、そしてそれから絶縁層32がパッシベーション層30の上に付加される。好ましくはパッシベーション層は、同じ形に付加される。図2は、パッシベーション層30および絶縁層32が堆積された後の図1の集積回路装置を示す。その絶縁およびパッシベーションの層は、例えばこの技術分野で周知である通常の化学蒸着方法により堆積される。その僅かに約1000オングストロームの厚さの薄いパッシベーション層は、窒化シリコンで成っていてよく、そしてイオン（例えばナトリウム）に対し保護を与える。そのパッシベーション層は、絶縁層より顕著に遅く研磨されるということにより選択されるので研磨ストップとして使われ、そしてその二つの層のエッチング化学特性が異なることによりエッチング・ストップとしてもまた使用される。その絶縁層は、その集積回路装置10を次の金属層から分離し、そして例えば3500オングストロームの単位の厚さ、あるいはゲート積層の高さ（ここでは2000オングストローム）と1500オングストロームの和の磷酸シリコン・ガラス（PSG）でよい。

【0013】それから絶縁層32の平坦化が行われる。平坦化は、例えば平坦化ブロッキング・マスク（例えばフォトレジスト）を利用して、反応性イオン・エッチン

グにより達成されうる。反応性イオン・エッチングはこの技術分野で周知であり、従ってここではこれ以上説明は必要としない。図 3 は、絶縁層 32 の平坦化の後の図 2 の集積回路装置を表す。絶縁層 32 の平坦化は点線 34 で示すように、それからゲート積層 18 の上のパッシベーション層 30 を露出するように行われる。例として、化学機械研磨 (CMP) が絶縁層 32 を平坦化するのに利用されてよい。CMP はこの技術分野で周知である。そのパッシベーション層が研磨ストップとして良く働くことは、絶縁およびパッシベーション層の構成の実例を使用することにより立証されている。PSG の窒化シリコンに比較した研磨率は約 4 対 1 である。

【0014】本発明の製造方法におけるこの時点で、ゲート積層 18 の上のパッシベーション層 32 の部分は、図 4 に示されているように除去される。例として、反応性イオン・エッチングがトレンチ 36 を開口するのに利用されてよい。本発明の内容として、トレンチは孔と同義であり、そして一度充填されると接触が形成される場所の開口部を示す。PSG パッシベーション層および窒化絶縁体の実例を使用した場合、窒化物のエッチング率は PSG に比較して約 3 対 1 であり、そして窒化物のエッチング率はポリ Si に比較して約 5.5 対 1 である。この方法で、絶縁層 32 およびゲート積層 18 に対して選択的に、トレンチ 36 を形成するように、パッシベーション層 30 が除去される。これは絶縁層 32 あるいはゲート積層 18 が非常に少量除去されると同時に、パッシベーション層 30 が除去されることである。図 4 においてスペーサ 26 および 28 が部分的に除去されているのが示されているけれども、それ等は必要ではないことが理解されるであろう。スペーサ 26 および 28 の実例の組成は窒化シリコンであり、PSG パッシベーション層 30 の中にトレンチ 36 を形成するためのエッチング化学反応は選択的ではない。そのスペーサにはその他の組成が選択されてよいので、エッチング化学はそれに対しては選択的になるであろう。

【0015】片方あるいは両方の接合部の上のトレンチは、パッシベーション層 30 をエッチング・ストップとして利用して形成される。トレンチ 40 はパッシベーション層に対して選択的に、接合部の上の絶縁層の中に形成される。トレンチ 40 はそれからパッシベーション層 30 を通り、接合部 16 に対して選択的に延在する。これは、接合部 16 を露出するようにトレンチ 40 を延在させるのに利用されるエッチング方法は、接合部 16 が少ししかあるいは全く影響されないように、選ばれるということである。パッシベーション層を露出した後、トレンチ 36 と同じように、トレンチ 40 が反応性イオン・エッチングを利用して、そして利用した化学反応を単に変更することにより形成されるであろう。トレンチ 36 およびトレンチ 40 が同時に形成されてよいことが理解されるであろう。そのような技術はこの技術分野で周

知であり、これ以上の説明は必要ないであろう。

【0016】トレンチ 36 および 40 は、ゲート積層 18 および接合部 16 への接触を形成するように、今度はタングステンのような低シート抵抗導電性材料 38 で充填されてよい。この技術分野で周知のように、シート抵抗は薄い材料の面積あたりの抵抗を意味する。材料 38 は、次段階の製造方法の意図通りに、今度平坦化される絶縁層 32 と共に、平坦にされるべきである。例えば、トレンチ 36 および 40 を平坦に充填する方法は、トレンチが充填されるように、低シート抵抗導電性材料の層を堆積させ、そして余分なものを除去するように平坦化することである。トレンチ 36 および 40 を平坦に充填するその他の方法は、トレンチの中に低シート抵抗導電性材料を選択的に堆積することである。選択的に堆積するということは、この技術分野で周知のように、そのトレンチの中だけにその材料の成長を生じさせるということの意味する。

【0017】トレンチ 36 および 40 は、低シート抵抗特性を有した異なった材料でそれぞれ充填されてよいことが理解されるであろう。例えば、片方のトレンチが形成され、そして充填され、そしてそれから他方が形成され、異なった材料で充填される。トレンチ 36 および 40 がその内部にスペーサを有してもよく、そしてそれから集積回路装置の内部で、他の構成物に不所望の接触を防ぐように、低シート抵抗の導電性材料で充填されてよいことも、また理解されるであろう。

【0018】トレンチ 36 が開口された後、ゲート積層 18 の中の領域 22 のシリサイド化を強化するという選択が可能である。この強化シリサイド化は自己整合であるということが理解されるであろう。もしゲート積層 18 のポリ Si 領域 20 が、 $n^+$ ドーピングされているならば、 $n^+$ ドーピングは良好にはシリサイド化をさせないことより、強化シリサイド化は望ましい。従って、接合部に含まれる先行シリサイド化は、そのゲートについては不十分であるということができる。そのゲートの強化シリサイド化は、これを改善する。この方法で、ゲート積層 18 のシリサイド化は、接合部 14 および 16 (即ち、そのゲートは接合部に連結されていない) をさらにシリサイドすること無しに強化される。本実施例のように、例えばチタンを使用した強化シリサイド化の後に、ポリ Si の低シート抵抗を達成するために、一回の熱処理が必要である。高温度を要するこの熱処理を、アグロミレーションを伴わないで実施することは可能である。"Comparison of Transformation to Low-Resistance Phase and Agglomeration of  $TiSi_2$  &  $CoSi_2$ " 38 IEE E Transactions on Electron Devices 262 (Feb.1991) を参照されたい。もし、例えばタングステンが低シート抵抗材料として選択されたならば、熱処理は必要ないであろう。

【0019】しかし、いくらかのシリサイド化されてい

ないポリ Si は、スパイキング(spiking)を防ぐように、絶縁層 24 に接触して残るべきである。スパイキングはこの技術分野において理解されている。どの位のポリ Si がシリサイドされないで残るべきかは、低シート抵抗への要求に対する、スパイキングとドーパント消耗潤滑による装置の低品位化に依存する。最大のシリサイド化が行われた時、最小のシート抵抗が得られる。所定の応用のための、シリサイド化の後の所定のゲート積層の中に残るポリ Si の適切な量は、実験を通して得ることができる。

【0020】例として、最初に 2000 オングストロームの添加されていないポリ Si で構成されているゲート積層を考えてみる。接合部になる拡散領域の部分のシリサイド化の間に、ゲート積層の上に 360 オングストロームのチタンが堆積される。チタンはポリ Si に反応して、最大 545 オングストロームの  $TiSi_2$  を形成する。ゲート積層の上に開口部を形成した後、740 オングストロームの Ti がそのゲート積層の上に形成される。ポリ Si に反応した後、全体で最大 1660 オングストロームの  $TiSi_2$  ゲート積層部分を与える最大 1115 オングストロームの追加  $TiSi_2$  がゲート積層の上に形成される。最小 500 オングストロームのポリ Si が、強化シリサイド化の後に、 $TiSi_2$  および絶縁層の間のゲート積層に残される。もしポリ Si が添加されていたならば、与えられる全体の最大値はさらに小さくなるであろうということが理解されるであろう。

【0021】本発明の第二の実施例において、低シート抵抗の無境界接触が、少なくとも片方の接合部に接触するために与えられる。図 5 は、基板 12 の中に接合部 16 に隣接して与えられる分離領域 42 と無境界接触を形成するように充填されたトレンチ 41 を有している図 4 の集積回路装置 10 を表す。分離領域はウエハの上の装置を分離し、例えば二酸化シリコンで構成されていてよい。そのような無境界接触を形成するために、トレンチ 41 が最初に、パッシベーション層 30 に対して選択的に、接合部 16 および分離領域 42 の両方の上で、絶縁層 32 の中に形成される。そのトレンチはそれからパッシベーション層 30 を通り、接合部 16 および分離領域 42 に対し選択的に、そして部分的に露出するように延在される。

【0022】トレンチ 36 および 41 は、今度は低シート抵抗の導電性材料 38 で充填され、そして同時に平坦化されてよい。これは絶縁層 32 およびトレンチ 36 と 41 の上に、材料 38 の層を堆積し、そして不必要な部分を取り除くことにより達成することができるであろう。その他のアプローチは、シリコンあるいはシリサイド領域の上のみで、パッシベーションあるいは絶縁層の上を除き堆積するという一つの方法である選択的堆積を利用してよいであろう。これは接合部 16 およびゲート積層 18 への低抵抗接触を形成する。第一の実施例に

おけるように、トレンチ 36 を充填する材料はトレンチ 41 のものと同じである必要はない。無境界としての接合部 16 への接触の特徴は、分離領域 42 の上の部分に部分的に侵入することを意味する。もし接触が接合部 16 の上だけであったならば、それは無境界ではないであろう。無境界接触をすることは、回路密度を増すという明確な利点を有している。現在の設計基準は、ゲート積層 18 と接合部の間の接触の最小距離を定めている。接触のための所定の寸法は、従って接合部 16 の上の領域の中に完全に入るように、そして尚かつゲート積層 18 から最小の距離にあるように、より大きな接合部 16 が必要であろう。

#### 【0023】

【発明の効果】本発明は、ここに説明した実施例により示したように、シリサイド化製造体系における集積回路装置のゲートのシート抵抗を改善するための製造方法を与えることにより、この技術分野の水準を改善する。平坦化のための研磨ストップおよび接触を形成するためのエッチング・ストップの両方に作用するように、二通りに利用されるパッシベーション層が取り入れられている。その方法は容易に現存の製造方法に組み入れられ、そして製造コストを低減するように追加のマスク段階を必要としない自己整合性がある。さらに、浅いソースおよびドレーン領域に影響すること無く、そしてアグロミレーションを回避して、ゲートの強化シリサイド化もまた容易である。第二の実施例において、回路密度を上げるために、片方あるいは両方の接合部への接触は無境界でよい。

【0024】この発明の好ましい実施例がここに説明され、図示されたが、同じ目的を達成するために、当業者により変更実施例が実行されるかも知れない。従って、別記の特許請求の範囲は、本発明の精神および範囲を逸脱しない、そのような変更実施例のすべてを網羅することを意図している。

#### 【図面の簡単な説明】

【図 1】従来の方法によって製造された集積回路装置の断面図である。

【図 2】本発明にもとずいて、集積回路の上にパッシベーション層が堆積され、パッシベーション層の上に絶縁層が堆積された図 1 の集積回路装置を表す。

【図 3】その絶縁層の平坦化および平坦化の後にパッシベーション層まで平坦に研磨した後の図 2 の集積回路装置を表す。

【図 4】ゲートの上でパッシベーション層が選択的に除去され、トレンチが接合部の上に形成され、ゲートの上の開口部およびトレンチが、ソースおよび接合部に対し低抵抗接触を形成するように、低シート抵抗の導電性材料で充填された後の図 3 の集積回路装置を表す。

【図 5】本発明の第二の実施例の方法によって製造された集積回路装置を表す。



